

В.В. ГОРБАЧЁВ, канд. техн. наук, доц. НТУ "ХПИ" (г. Харьков)
В.А. КРЫЛОВА, ассистент НТУ "ХПИ" (г. Харьков)

ГИБКИЙ АЛГОРИТМ ВИТЕРБИ ДЛЯ ДЕКОДИРОВАНИЯ СВЁРТОЧНЫХ КОДОВ С ПРИМЕННЫМИ ПАРАМЕТРАМИ

У статті проведений аналіз методів декодування згортальних кодів. Розглянут декодер максимальної правдоподібності для побудови універсальних кодеків. Дана методика побудови гнучкого алгоритма Вітербі для декодування згортальних кодів з параметрами, що змінюються.

The analysis of methods of decoding of convolutional kodas is conducted in the article. The decoder of maximal verisimilitude is considered for the construction of universal codecs. The method of construction is Given flexible alorytm Viterby for decoding of convolutional kodas with peremenumi parameters.

Постановка проблемы. Одним из условий успешного функционирования сетей связи с интеграцией служб является обеспечение заданных значений характеристик достоверности при передаче сигналов по каналам связи. Известно, что существующие каналы требуют применения специальных программных и аппаратных средств, реализующих различные методы повышения достоверности передачи информации. На основании значений вероятности ошибки на бит P_σ определяется энергетический выигрыш от использования методов повышения достоверности, что и определяет эффективность применяемого метода. Известные трудности создания универсальных методов повышения достоверности вытекают из того факта, что требования к вероятности ошибки на бит P_σ для различных служб (видов) связи варьируются в достаточно широком диапазоне значений: $P_\sigma \leq 10^{-4}$ для передачи речи, $P_\sigma \leq 10^{-6}$ – для передачи данных, $P_\sigma \leq 10^{-9}$ – для передачи видеоинформации.

Приведенные в статье [1] данные позволяют оценить возможности построения универсальных кодеков на основе гнездовых сверточных кодов со скоростью $R=1/n$. Т.е используя в адаптивных системах связи гнездовой сверточный код можно получить широкий набор вероятностных характеристик достоверности, при этом сохраняя, структуру кодера, а меняя только параметры сверточного кода: длину кодового ограничения m и кодовые генераторы.

Цель статьи. На основании анализа существующих методов декодирования свёрточных кодов произвести оценку возможности построения гибкого алгоритма Витерби для адаптивных систем связи, использующих гнездовые свёрточные коды с переменными параметрами.

Основная часть. В настоящее время известны три метода декодирования свёрточных кодов: метод порогового декодирования, метод последова-

тельного декодирования и метод декодирования по максимуму правдоподобия (алгоритм Витерби).

Метод порогового декодирования основан на алгебраической структуре кода и применения мажоритарного принципа вынесения решения о каждом информационном символе. При пороговом декодировании вычисляются синдромы, затем эти синдромы или последовательности, полученные посредством линейного преобразования синдромов, подаются на входы порогового элемента, где путем «голосования» (мажоритарный метод) и сравнения его результатов с порогом выносится решение о значении декодируемого символа. Основное достоинство этого метода – простота реализации. Однако он не полностью реализует корректирующие способности свёрточного кода, который должен обладать свойством ортогональности.

Метод последовательного декодирования основаны на поиске наиболее вероятного пути на кодовом дереве путем последовательных проб с возможностью возвращения назад. При данном методе декодирования число операций, которое должен выполнить декодер, для того чтобы декодировать один символ, изменяется в зависимости от уровня шумов в канале. Т.е. число операций при последовательном декодировании является функцией скорости передачи и шумов в канале. Основная идея последовательного декодирования состоит в том, что продолжаться должен лишь тот путь, который имеет вид наиболее вероятного. Такой поиск осуществляется последовательно, так что в каждый момент происходит обработка лишь одного пути. Однако декодер имеет возможность идти назад и менять предыдущие решения. Основное достоинство метода последовательного декодирования состоит в том, что каждое правильное решение уменьшает объем последующих вычислений. Однако в том случае, когда объем производимых вычислений, оказывается очень большим, возможно переполнение буфера, что приводит к отказу в декодировании. Это является недостатком метода последовательного декодирования.

Метод максимального правдоподобия является оптимальным и позволяет полностью реализовать корректирующую способность кода. Свёрточное кодирование, применяемое вместе с декодером Витерби, в настоящее время является одним из наиболее широко используемых методов исправления ошибок. Причина этого состоит как в простоте реализации, так и в относительно большом достигаемом при этом выигрыше от кодирования. Это сравнительно большой выигрыш объясняется в основном той легкостью, с которой алгоритм можно строить в расчете на использование демодулятора с мягким решением, увеличивающим выигрыш примерно на 2 дБ по сравнению с демодулятором с жестким решением. Этот алгоритм практически реализуется для двоичных кодов с малой длиной кодового ограничения – в настоящее время пределом являются длины кодового ограничения от 7 до 10.

Алгоритм Витерби представляет собой декодирования по максимуму правдоподобия. Идея состоит в том, что в декодере воспроизводят все воз-

возможные пути последовательных изменений состояний сигнала, сопоставляя получаемые при этом кодовые символы с принятыми аналогами по каналу связи, и на основе анализа ошибок между принятыми и требуемыми символами определяют оптимальный путь. Оптимальной считается та последовательность, расстояние Хемминга которой, от принятой последовательности минимально. Важным достоинством декодера Витерби является то, что при ошибочном выборе пути на решетчатой диаграмме кода, декодер за несколько тактов, в течении которых могут происходить ошибки при декодировании, вновь выходит на правильный путь. Это позволяет начать процесс декодирования с любого момента, не заботясь о взаимной синхронизации кодера и декодера по началу работы. Начав декодирование в произвольный момент, через несколько тактов декодер выйдет на правильный путь, автоматически установив указанную синхронизацию. Для декодера Витерби необходима надежная синхронизация по узлам кодового дерева, т. е. синхронизация по группам символов, соответствующих одному циклу опроса коммутатора кода. Также важное преимущество в использовании алгоритма Витерби состоит в том, что с ростом числа входных символов число вершин в решетке не растет, а остается равным 2^m , где m – число ячеек в регистре сдвига, необходимым для кодирования. Это обусловлено тем, что избыточные части кодового дерева отождествляются. Следствием такого отождествления является то, что если в некоторой точке (вершине) был выбран неверный путь, то позднее с большей степенью вероятности он может совпасть с верным путем, соответствующим переданному кодовому слову.

Свёрточные коды со скоростью $R=1/n$ являются базовыми в построении гнездовых свёрточных кодов с переменными параметрами. Так как структура кодера остается неизменной, а два сумматора по модулю 2 заменяются на n сумматоров по модулю 2, образующих n символов канала для каждого информационного символа, поступающего в кодер. Единственное изменение решетчатой структуры состоит в том, что каждому ребру соответствует n символов канала, а не 2 символа, как ранее. Таким образом, учитывая эти свойства решетчатой диаграммы свёрточного кода со скоростью $R=1/n$, возможно построение гибкого алгоритма Витерби для декодирования свёрточных кодов с переменными параметрами. Соответствующие абсолютно ясные изменения алгоритма Витерби состоят в том, что метрики на ребрах вычисляются из расчета n символов на ребре, а остальные операции при декодировании не меняются. Для двоичных свёрточных кодов $R=1/n$ базовым элементом треллиса является бабочка, показанная на рис.1, где N – количество состояний свёрточного кода равно 2^m , а Δr – метрика ребра, которая определяется кодовыми символами на каждом ребре решетки и принятыми из канала символами. Операция сложить-сравнить-выбрать (ССВ) реализуется с помощью этой структуры на 2^{m-1} парах состояний. Таким образом, операции ССВ могут быть выполнены либо последовательно (в программном цикле), либо параллельно с помощью 2^{m-1} блоков (по одному на бабочку). Если в данном

коде для каждого кодового слова имеется противоположное (*antipodal* код), то генераторы кода имеют единицу в первой и последней позиции (гнездовые свёрточные коды). В этом случае метки ребер, инцидентных состоянию S^{2j} , совпадают с метками ребер, инцидентных состоянию S^{2j+1} , принадлежащему той же самой бабочке. Более того, метрики ребер, инцидентных состоянию S^{2j} , равны дополнению меток другого ребра (mod 2). В результате для кодов со скоростью $R=1/n$ получается декодер Витерби, имеющий архитектуру ССВ и меньшую сложность реализации, чем коды со скоростью $R=m/n$.

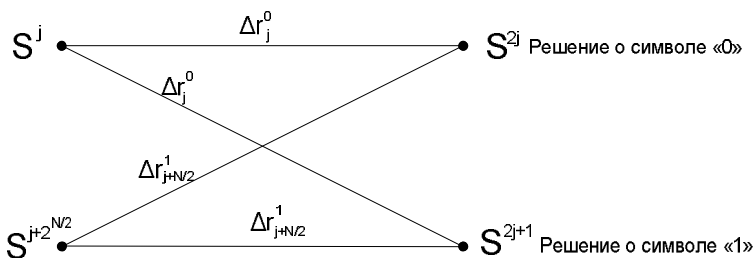


Рис. 1. Базисный модуль в решетчатой диаграмме свёрточного кода со скоростью $R=1/2$

Декодер Витерби использует свойство слияние путей решетчатой схемы для определения наиболее вероятного передаваемого кодового слова. Основные функции декодера на каждом шаге декодирования и для каждого состояния решетки, включая так называемые операции ССВ, которые включают в себя сложение метрик ветви с метрической функцией состояния (от которого эта ветвь ответвляется), сравнение метрик конкурирующих маршрутов, заканчивающихся на каждом состоянии и, наконец, выбор маршрута с лучшим значением метрики.

Рассмотрим код с числом разрядов памяти $m=3$ и с генераторными последовательностями $G^1(x)=1+x^2+x^3$ и $G^2(x)=1+x+x^3$. Решетчатая схема этого кода, представленная на рисунке 2, состоит из 8 состояний.

Программируемый процессор Витерби, рассчитанный для декодирования указанного кода с помощью, например, двух блоков ССВ, может также декодировать стандартный свёрточный код со скоростью $R=1/2$ с четырьмя состояниями и с генераторными полиномами $G^1(x)=1+x+x^2$ и $G^2(x)=1+x^2$. При этом первый блок ССВ обрабатывает последовательно состояния 0 и 4, тогда как второй блок ССВ обрабатывает последовательно состояния 2 и 6, значения старых состояний метрики восстанавливаются из таблицы состояний в ячейках от 0 до 3 обоими процессорами. В то время как первый процессор записывает обновленные значения состояний метрик в ячейки 0 и 1, а второй – в ячейки 2 и 3. В этом случае декодер не учитывает часть решетчатой схемы, показанную на рисунке 2 пунктирными линиями. Подмножество состоя-

ний, обрабатываемых указанным декодером, и соответствующие этому подмножеству ветви показаны на рисунке 3. Этот рисунок в точности соответствует решетчатой схеме кода со скоростью $R=1/2$ и с генераторными полиномами $G^1(x)=1+x+x^2$ и $G^2(x)=1+x^2$.

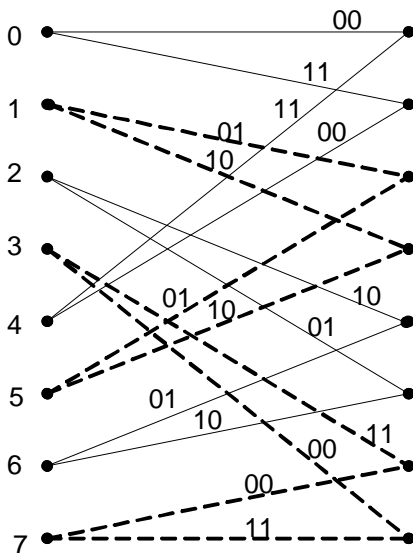


Рис. 2. Решетчатая диаграмма кода со скоростью $R=1/2$ и $m=3$

Одна из возможных архитектур декодера, которая имеет только два работающих параллельно блока ССВ, предусматривает последовательную обработку состояний от 0 до $2^{m-1} - 1$ первым процессором, тогда как второй процессор производит последовательную обработку состояний от 2^{m-1} до $2^m - 1$.

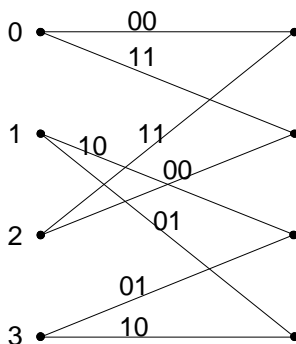


Рис. 3. Решетчатая диаграмма свёрточного кода со скоростью $R=1/2$ и $m=2$

Таким образом, процессор Витерби, рассчитанный для декодирования 2^m состояний свёрточного кода, может быть запрограммирован так, чтобы он мог обрабатывать коды с 2^{m-l} состояниями при $0 \leq l \leq m-2$. В этом случае первый блок ССВ мог бы обрабатывать состояния: $0+j$ и $2^{m-l-1}+j$, где $j=1, \dots, 2^{m-l-2}-1$, тогда как второй блок ССВ мог бы обрабатывать состояния: $2^{m-l-2}+j$ и $2^{m-l-1}+2^{m-l-2}+j$, где $j=1, \dots, 2^{m-l-2}-1$. Оба процессора восстанавливают старые значения состояний метрик из метрических таблиц от ячейки 0 до $2^{m-l}-1$, тогда как обновленные значения метрик записываются в ячейки от 0 до $2^{m-l-1}-1$ первым процессором и в ячейки 2^{m-l-1} до $2^{m-l}-1$, вторым процессором.

Время обработки, используемое декодером, для декодирования одного бита информации, кода с числом разрядов памяти m , равно 2^l раз на время обработки, требуемое для декодирования, одного бита кода с числом разрядов памяти $m-l$. Т.е скорость декодирования может изменяться как экспоненциальная функция переменной l . При этом тактовая частота кодера равна битовой частоте источника информации и величине общего времени, требуемого для декодирования одного бита информации, так что отсутствует необходимость буферизации на передающем и приемном концах.

Список литературы: 1. Вестник Национального технического университета №57 2008 г., стр 44. 2. Кларк Дж. Мл, Кейн Дж. Кодирование с исправлением ошибок в системах цифровой связи. Пер. С англ. – М.: Радио и связь, 1987.г. с. 392 3. Блейхут Р. Теория и практика кодов, контролирующих ошибки. 1984. 4. Housley T. Data communications and teleprocessing systems. Prentice-Hall, Inc., Englewood Cliffs, New Jersey 07632.

Статья представлена д.т.н. проф. НТУ «ХПИ» Качановым П.А.

Поступила в редколлегию 26.03.2010

В.К. ГУСЕЛЬНИКОВ, канд. техн. наук, проф. НТУ “ХПИ”

С.І. КОНДРАШОВ, д-р техн. наук, проф. НТУ “ХПИ”

О.В.ГУСЕЛЬНИКОВ, магістр НТУ “ХПИ”

УНІВЕРСАЛЬНИЙ ВИМІРЮВАЛЬНИЙ ПЕРЕТВОРЮВАЧ ФІЗИЧНИХ ВЕЛИЧИН

У статті наведені опис та принцип роботи розробленого авторами універсального перетворювача фізичних величин.

The article describes the principle and developed by the authors of the universal converter of physical quantities.

На основі автогенераторних АЦП [1] розроблено універсальний вимірювальний перетворювач фізичних величин в схему якого (див. рис.1) входять такі елементи:

1. Первинні перетворювачі (ПП) фізичних величин (ФВ) з частотним виходом [2]. Кількість датчиків визначається числом $N=(1-8)$.
2. Програмувальна логічна інтегральна схема (ПЛІС), що представляє собою високочастотний програмувальний лічильник - преселектор . Реалізована [3] на мікросхемі *MAX7000S* фірми *Altera* – з робочою частотою до 100 МГц.
3. Термостатований високостабільний генератор опорної частоти (ГОЧ)10МГц.
4. Мікроконтролер (МК) *Atmega8515* фірми *Atmel*. На нього покладаються функції керування, корекції результату по градуйованій таблиці датчика. При необхідності - керування каналом зв'язку з персональним комп'ютером (ПК).
5. Індикатор, що відображає результати вимірів необхідної розрядності.
6. Інтерфейсна схема каналу зв'язку.

Мікроконтролер формує наступні керуючі сигнали:

1. Код вибору каналу, 3 біти, вихід. Дозволяє використовувати від одного до восьми первинних перетворювачів у режимі мультиплексування.
2. Код множника, 8 біт, вихід. Це дозволяє змінювати частоту вхідного датчика в 250 разів, тобто вихідні частоти датчиків можуть лежати в діапазоні від 32 кГц до 5 МГц.
3. Скидання, 1 біт, вихід. Переведення ПЛІС у початковий стан. Обнуління лічильників і регістра.
4. Лінія “Вхід даних”, 1 біт, вхід. МК зчитує дані з виходу ПЛІС.4.Строб даних, 1 біт, вихід. Від МК подається запит на видачу даних у ПЛІС. По фронту сигналу дані встановлюються на лінію “Вхід даних”. По зрізу - регістр зсуву ПЛІС підготує наступний біт для передачі.

5. Лінія “Старт вимірювання”, 1 біт, вихід. По сигналу від МК починається цикл вимірювання в заданому каналі.
6. Лінія “Готовність даних”, 1 біт, вхід. Підрахунок частоти закінчений, мікроконтролер повинен зчитати результат з вихідного регістра ПЛІС. Крім уже зазначених ліній, що зв'язують ПЛІС із МК, до неї також підключаються виходи ПП і генератор опорної частоти.

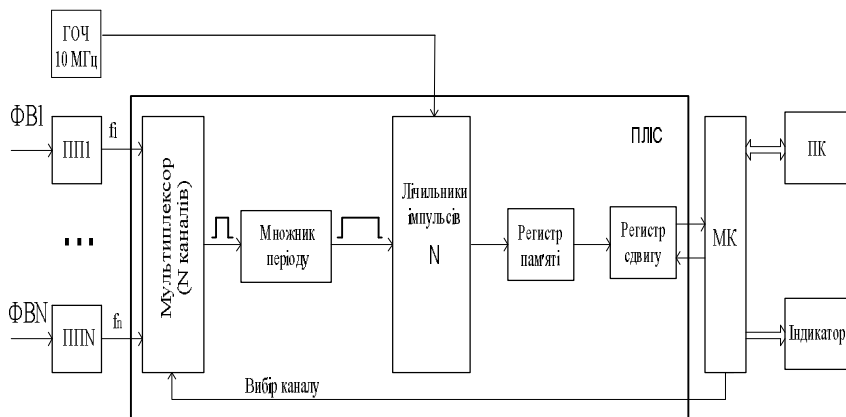


Рис. 1. Структурна схема вимірювального перетворювача

МК видає код каналу на мультиплексор, і частотний сигнал з обраного первинного перетворювача підключається через дільник частоти (множник періоду) до лічильника-формуваця тимчасового інтервалу виміру (ЛЧ1). Залежно від вихідної частоти ПП МК видає код множника, що масштабує величину інтервалу виміру так, щоб час виміру залишався заданим. Одночасно від опорного генератора починається інкрементування лічильника заповнюючи імпульсів (ЛЧ2). При переповненні лічильника 1 формується сигнал кінця виміру. При цьому закінчується підрахунок імпульсів опорної частоти й отриманий у ЛЧ2 код переноситься в регістр зсуву. На лінії “Готовність даних” встановлюється активний сигнал для МК. Мікроконтролер видаючи імпульси по лінії “Строб” зчитує вихідні дані з регістра зсуву й обробляє отримані результати. Обчислене значення вимірюваної ФВ відображається на індикаторі або передається по каналі зв'язку в ПК. В обчисленнях виробляється урахування заводських градуированих характеристик датчиків

У якості первинних вимірювальних перетворювачів універсального перетворювача оберемо, наприклад, температурні датчики на основі кварцових резонаторів. Перевага таких перетворювачів, насамперед, полягає в їхній високій чутливості й простоті використання. Кварцові резонатори також мають високу добротність 10^7 і більше, короткочасну й довгострокову стабільність

від 10^{-4} до 10^{-7} , практично відсутній гістерезис при механічних, температурних й електричних впливах. Сигнал від резонаторів можна відразу обробляти в цифровій формі, що здешевлює процес обробки вимірюваних параметрів. Вимір температури за допомогою термочутливих кварцових резонаторів засновано на використанні анізотропії кристала кварцу. Вибираючи відповідну орієнтацію зрізу п'єзоелементу щодо кристалографічних осей, можна змінювати його термочастотну характеристику (ТЧХ), що у загальному випадку є нелінійною функцією й описується рядом наступного виду:

$$\frac{\Delta f}{f_0} = \sum_{n=1}^m \delta_f^{(n)} (T - T_0)^n = \sum_{n=1}^m \frac{1}{n!} \left(\frac{\partial^n f}{\partial T^n} \right)_{f_0} (T - T_0)^n,$$

де $\delta_f^{(n)}$ – температурний коефіцієнт частоти (ТКЧ), T и T_0 – каліброване та поточне значення температури.

У широкому діапазоні температур ТЧХ кварцового резонатора з достатньою точністю апроксимується трьома членами ряду. Для виміру температури потрібні кварцові резонатори із крутою монотонною зміною ТЧХ на робочій ділянці. У кварцових датчиках температури використовуються різні кварцові термочутливі резонатори (наприклад, РКТ-206) з типовою чутливістю порядку (2-20) Гц/°С. Вимір температури з малою похибкою може бути виконано, якщо градуйована характеристика термодатчика визначена з високою точністю. Мікропроцесор перераховує значення частоти, що надходить із кварцового датчика, у значення температури по індивідуальній градуйованій характеристиці (ГХ).

Датчиком температури розробленого вимірювального перетворювача вибрано промисловий кварцовий перетворювач температури ПТК-01, що забезпечують прецизійний вимір температури в діапазоні $-30 \dots +100^\circ\text{C}$. Вихідна частота обраного датчика ПТК-1 становить 32кГц, а його похибка – 0,05 %. Цифрове перетворення повинне забезпечувати, як мінімум, на один порядок меншу похибку, щоб не вносити додаткових викривлень до результату вимірювань. Таким чином, точність роботи вимірювального перетворювача повинна бути 10^{-5} (0,001%). Тривалість вимірювання для заданої точності складе 3 сек. З вищевикладеного випливає, що ємність лічильника тимчасового інтервалу – 10^5 , отже, у схемі використовуємо 17-бітний лічильник. Для можливості використання в схемі датчиків із частотним виходом від 32кГц до 5 МГц, у схемі застосовується мультиплексор. Кратність діапазону вихідних частот ПП (f_{\max}/f_{\min}) відповідає 8-бітному множнику періоду. Опорну частоту вибираємо вдвічі вище максимальної вихідної частоти ПП, вона складе 10 МГц. Виходячи з опорної частоти й максимального часу виміру – визначаємо розрядність лічильника імпульсів, що заповнюють, і регістра зсуву. Обсяг кожного складе 26-біт.

Зроблені розрахунки підтверджують доцільність використання в схемі ВП ПЛІС, що заміняє по функціях кілька десятків мікросхем середнього ступеня інтеграції. У програмувальній логічній схемі кожен макроосередок міс-

тить тригер (по числу рахункових тригерів вибираємо підтип ПЛІС із 128 макроосередками *Max7128S*).

В якості мікроконтролера у схемі використовується *ATmega8515* - економічний 8-розрядний мікроконтролер, заснований на посиленій *AVR RISC* архітектурі. *ATmega8515* забезпечує продуктивність 1 мільйон операцій у секунду на 1 МГц синхронізації за рахунок виконання більшості інструкцій за один машинний цикл і дозволяє оптимізувати споживання енергії за рахунок зміни частоти синхронізації.

В якості відлікового пристрою універсального перетворювача використовується цифровий семи-розрядний індикатор ИЖЦ71-5/7 з децимальною крапкою в кожному розряді й убудованим мікросхемним блоком керування.

Точність виміру розробленого приладу визначається обраним первинним перетворювачем, похибкою джерела опорної частоти й дискретністю відліку. Мікропроцесор вносить обчислювальну похибку, що визначається похибкою округлення й похибкою неточності подання констант; ці похибки малі щодо інших і тому ними можна зневажити. Похибку, яку вносить ПЛІС теж не приймаємо до уваги, на той же підставі. Для того щоб виключити похибку від ГОЧ, як джерело опорної частоти використовуємо високостабільний термостатований генератор на 10 МГц.

На основі розробленого приладу з кварцовими датчиками ПТК-01, РКМА-21, ПВК-1 та ін. побудований універсальний вимірювач кількох неелектричних величин таких як: температура, маса, вага, сила, тиск, вологість. Експериментальні дослідження описаного приладу з датчиком температури ПТК-01 довели що його результуюча похибка в робочому діапазоні -30°C – $+100^{\circ}\text{C}$. не перевищує 0,08 % і є істотно меншою результуючої похибки сучасних аналогів.

Список литературы: 1. *Полулях К.С., Гусельников В.К.* К теории бигенераторных цифровых преобразователей физических величин // Метрология. Москва, 1983 – Вып. 7. 2. *Малов В.В.* Пьезо-резонансные датчики – М.: Энергоатомиздат, 1989. – 272 с. 3. *Баранов В.Н.* Применение микроконтроллеров AVR: схемы, алгоритмы, программы. - М.: Издательский дом «ДодэкаXXI», 2004.-288с. 4. www.alldatasheet.co.kr/ALTERA/MAX7000S.htm.

Поступила в редакцию 05.04.2010